

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年 3月14日

出 願 番 号

Application Number:

特願2001-072140

[ST.10/C]:

[JP2001-072140]

出 願 人

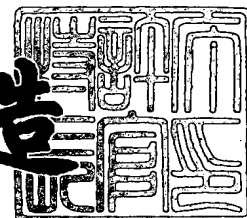
Applicant(s):

株式会社デンソー

2002年 1月25日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2002-3001469

【書類名】 特許願
 【整理番号】 PNID3591
 【提出日】 平成13年 3月14日
 【あて先】 特許庁長官殿
 【国際特許分類】 G01S 17/10
 G01S 13/30
 【発明者】
 【住所又は居所】 愛知県刈谷市昭和町 1 丁目 1 番地 株式会社デンソー内
 【氏名】 渡辺 高元

【発明者】
 【住所又は居所】 愛知県刈谷市昭和町 1 丁目 1 番地 株式会社デンソー内
 【氏名】 森川 勝博

【特許出願人】
 【識別番号】 000004260
 【氏名又は名称】 株式会社デンソー

【代理人】
 【識別番号】 100082500
 【弁理士】
 【氏名又は名称】 足立 勉
 【電話番号】 052-231-7835

【手数料の表示】
 【予納台帳番号】 007102
 【納付金額】 21,000円

【提出物件の目録】
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 9004766

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 時間測定装置及び距離測定装置

【特許請求の範囲】

【請求項 1】 擬似ランダム雑音符号を用いて一定周期で生成されたパルス列を含む入力信号を、前記パルス列と周期が同じ基準クロックに同期して順次 2 値データとして取り込み、該 2 値データのデータ列と前記擬似ランダム符号との相関から前記パルス列の入力時刻を検出することにより、所定の測定開始時刻から前記パルス列の入力時刻までの時間を測定する時間測定装置であって、

前記基準クロックと同一周期で位相が互いに異なる複数のシフトクロックを生成するシフトクロック生成手段と、

前記シフトクロック生成手段にて生成された複数のシフトクロックを用いて、前記入力信号を夫々前記 2 値データとして取り込む複数の信号入力手段と、

該複数の信号入力手段が取り込んだ 2 値データのデータ列と前記擬似ランダム符号との相関を夫々演算する複数の相関演算手段と、

該複数の相関演算手段の演算結果に基づき、前記 2 値データのデータ列と前記擬似ランダム符号との相関が最大となる時刻を、前記パルス列の入力時刻として検出する検出手段と、

を備えたことを特徴とする時間測定装置。

【請求項 2】 前記シフトクロック生成手段は、前記基準クロックの一周期の n 分の 1 ずつ位相が異なる n 個のシフトクロックを生成し、

前記信号入力手段及び前記相関演算手段は、前記シフトクロックの数に対応して夫々 n 個備えられていることを特徴とする請求項 1 記載の時間測定装置。

【請求項 3】 前記複数の相関演算手段は、夫々、

対応する信号入力手段が用いるシフトクロックとは位相が最も異なるシフトクロックにより動作する信号入力手段に対応した相関演算手段の演算結果と、自己の演算結果とを加算することにより演算結果を平均化し、前記検出手段に出力する平均化手段、

を備えたことを特徴とする請求項 1 又は請求項 2 記載の時間測定装置。

【請求項 4】 前記各信号入力手段が取り込んだ 2 値データを、共通の基準ク

ロックでサンプリングして前記各相関演算手段へ入力する信号同期手段を備え、
前記複数の相関演算手段及び前記検出手段は、夫々、前記共通の基準クロック
で動作することを特徴とする請求項 1 ～請求項 3 いずれか記載の時間測定装置。

【請求項 5】 前記検出手段は、前記各相関演算手段の演算結果のいずれかが
予め設定されたしきい値を越えた時刻と、該しきい値を越えた演算結果を出力し
ている相関演算手段に対応するシフトクロックの前記基準クロックからのずれに
基づき、前記パルス列の入力時刻を検出することを特徴とする請求項 4 記載の時
間測定装置。

【請求項 6】 前記検出手段にて前記パルス列の入力時刻が複数同時に検出さ
れた際に、複数の入力時刻の内の最も早い入力時刻を選択する選択手段を備えた
ことを特徴とする請求項 5 記載の時間測定装置。

【請求項 7】 基準クロックに同期して所定ビット長の擬似ランダム雑音符号
に対応したパルス列を発生するパルス列発生手段と、

該パルス発生手段が発生したパルス列にて変調した電磁波を送信する送信手段
と、

該送信手段が送信した電磁波が測定対象物に当たって反射してくる反射波を受
信し、前記パルス列を復元する受信手段と、

該受信手段にて復元されたパルス列と前記疑似ランダム雑音符号とに基づき、
前記送信手段が前記電磁波の送信を開始してから前記反射波を受信するまでの時
間を測定する時間測定手段と、

該時間測定手段にて測定された時間に基づき前記測定対象物までの距離を演算
する距離演算手段と、

を備えたスペクトラム拡散方式の距離測定装置であって、

前記時間測定手段として、前記請求項 1 ～請求項 6 いずれか記載の時間測定装
置を備えたことを特徴とする距離測定装置。

【請求項 8】 前記距離演算手段は、距離測定一回当たりに、前記パルス列発
生手段から複数回前記パルス列を発生させると共に、該パルス列の発生に伴い前
記時間測定手段にて測定される時間データを順次取り込み、該取り込んだ複数の
時間データの平均値から、前記測定対象物までの距離を演算することを特徴とす

る請求項 7 記載の距離測定装置。

【請求項 9】 前記距離演算手段は、前記時間測定手段から取り込んだ複数の時間データの中から、該複数の時間データの中心から大きく外れた所定範囲外の時間データを排除して、前記平均値を算出することを特徴とする請求項 8 記載の距離測定装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、一定周期の基準クロックを用いて、測定開始時刻から、疑似ランダム雑音符号に基づき生成されたパルス列の入力時刻までの時間を測定する時間測定装置、及び、この装置を用いて測定対象物までの距離を測定する距離測定装置に関する。

【0002】

【従来の技術】

従来より、例えば自動車において、進行方向前方の対象物（例えば先行車両）までの距離を測定する距離測定装置として、M 系列符号（最大周期符号系列）等の疑似ランダム雑音符号（以下、PN 符号ともいう）を用いて距離測定を行うスペクトル拡散方式（以下、SS 方式ともいう）の距離測定装置が知られている。

【0003】

この種の距離測定装置では、まず、所定ビット長の PN 符号により送信用の電磁波を振幅変調し、これを対象物に向けて送信し、送信した電磁波が対象物に当たって反射してくる反射波を受信して、電磁波の送信に用いた PN 符号に対応する 2 値信号を復調する。そして、距離測定装置内に組み込まれた時間測定装置（回路）を用いて、復調した 2 値信号と電磁波の送信に用いた PN 符号との相関値を求め、この相関値が最大となる時刻を検出することにより、電磁波が距離測定装置と対象物との間を往復するのに要した時間を測定し、最後に、この時間と電磁波の速度（秒速 30 万 km）とから対象物までの距離を算出する。

【0004】

【発明が解決しようとする課題】

ところが、こうした S S 方式の距離測定装置では、時間測定装置を用いて電磁波の往復時間を測定する際の時間分解能が、P N 符号に対応する 2 値信号を復調する際のクロック（つまり上記基準クロック）の周波数で決まり、測定可能な距離分解能が基準クロックの周波数で制限されてしまうといった問題があった。

【 0 0 0 5 】

例えば、基準クロックの周波数が 2 0 M H z であれば、測定可能な時間分解能は、 $5 0 \text{ n s e c. } (= 1 [\text{s e c.}] / 2 0 \times 1 0^6)$ となり、測定可能な距離分解能は、 $7. 5 \text{ m } (= 3 \times 1 0^8 [\text{m} / \text{s e c.}] \times 5 0 \times 1 0^{-9} [\text{s e c.}] / 2)$ となる) に制限されてしまう。

【 0 0 0 6 】

従って、上記従来の距離測定装置において、測定可能な距離分解能を高くするには、基準クロックの周波数を高くする必要があり、このためには、距離測定装置内に組み込む時間測定装置を、高速動作可能な回路素子にて構成しなければならず、装置の大型化及びコストアップを招くといった問題があった。また、回路素子の高速化にも限界があるため、現在実用可能な最速の回路素子を用いても、測定可能な時間分解能を高くするには限界があった。

【 0 0 0 7 】

一方、こうした問題を解決する技術として、本願出願人は、P N 符号により変調した電磁波を送受信することにより、基準クロックの周波数で決まる時間分解能で電磁波の送受信に要した時間を測定した後、1 パルス分だけ電磁波を送受信することにより、先に測定した測定時間の誤差分を、ゲート回路のゲート遅延時間を用いて測定し、その測定結果を用いて先に測定した測定時間を補正することで、送信した電磁波が障害物に当たって反射してくるまでの測定対象時間（延いては測定対象物までの距離）を、ゲート遅延時間（数 n s e c. 以下）で決まる高分解能で測定できるようにすることを提案した（特開 2 0 0 0 - 1 2 1 7 2 6 号公報参照）。

【 0 0 0 8 】

しかしながら、上記提案の装置では、基準クロックを用いた低分解能の時間測定と、ゲート遅延時間を用いた高分解能の時間測定との 2 種類の時間測定を行う

ことから、時間測定装置として２種類の装置を距離測定装置内に組み込まなければならず、しかも、その時間測定は２段階に行われるため、時間測定（延いては距離測定）に時間がかかるという問題があった。

【 0 0 0 9 】

また、距離測定装置においては、測距用の電磁波として、一般に、レーザ光が使用されるが、この電磁波を送信するための信号源（一般にレーザダイオード）の駆動回数が増加するため、電磁波送信用の信号源が発熱等により劣化し易くなるという問題もあった。なお、この問題を防止するには、放熱用のヒートシンクを大きくするというような放熱対策を施せばよいが、この場合、装置の大型化を招き、また、コストアップになるという問題が生じる。

【 0 0 1 0 】

本発明は、こうした問題に鑑みなされたものであり、上述したＳＳ方式の時間測定装置において、時間測定に用いるクロックの周波数を高くすることなく、測定可能な時間分解能をその周波数で決まる時間分解能よりも高くすることのできる時間測定装置、及び、この装置を用いて距離測定を行う距離測定装置を提供することを目的とする。

【 0 0 1 1 】

【課題を解決するための手段】

かかる目的を達成するためになされた請求項１に記載の時間測定装置においては、シフトクロック生成手段が、基準クロックと同一周期で位相が互いに異なる複数のシフトクロックを生成し、複数の信号入力手段が、その生成された複数のシフトクロックの各々を用いて、疑似ランダム符号に応じて生成されたパルス列を含む入力信号を２値データとして順次取り込む。

【 0 0 1 2 】

すると、複数の相関手段が、各信号入力手段が取り込んだ２値データのデータ列とパルス列の生成に用いられた疑似ランダム符号との相関を夫々演算し、検出手段が、これら各相関演算手段の演算結果に基づき、２値データのデータ列と疑似ランダム符号との相関が最大となる時刻を、パルス列の入力時刻として検出する。

【0013】

このため、検出手段にて検出されるパルス列の入力時刻の時間分解能は、複数のシフトクロックの位相差に対応することになり、その時間分解能は、測定対象となるパルス列の周期に同期した基準クロックを用いてパルス列の入力時刻を検出する従来の時間測定装置（前述したSS方式の距離測定装置に組み込まれる時間測定装置）に比べて、高くなる。

【0014】

従って、本発明の時間測定装置によれば、測定開始時刻から疑似ランダム符号に応じて生成されたパルス列の入力時刻までの時間を、基準クロック（シフトクロック）の周期で決まる時間分解能よりも高い時間分解能で測定することができるようになり、この時間測定装置を用いてSS方式の距離測定装置を構成すれば、測定可能な距離分解能を高めて、対象物までの距離を高精度に測定することが可能となる。

【0015】

また、本発明の時間測定装置では、測定可能な時間分解能がシフトクロック生成手段にて生成される各シフトクロックの位相差で決まることから、シフトクロックの数を多くすればするほど、時間分解能を高くすることができる。よって、本発明の時間測定装置によれば、シフトクロックの数によって、測定可能な時間分解能を任意に設定することができる。

【0016】

また、シフトクロックの数を増やせば、各シフトクロックに対応して動作する信号入力手段及び相関演算手段の数も増えるが、各シフトクロックの周期は基準クロックと同じであるため、信号入力手段及び相関演算手段の動作速度は、一つの基準クロックを用いて時間を測定する場合と同じでよい。よって、測定可能な時間分解能を高くするために、これら信号入力手段及び相関演算手段の動作速度を高くする必要はなく、これら各手段の構成を簡単にして、時間分解能を高くするために装置全体がコストアップするのを抑えることができる。

【0017】

ところで、本発明の時間測定装置は、シフトクロック生成手段が生成する複数

のシフトクロックの位相差を時間分解能として時間を測定することから、各シフトクロックの位相差にばらつきがあると、シフトクロックを利用しない従来の時間測定装置よりも高分解能で時間を測定することはできるものの、得られる時間の最小単位にばらつきが生じることになる。

【 0 0 1 8 】

このため、常時安定した時間分解能で時間を測定できるようにするには、請求項 2 に記載のように、シフトクロック生成手段を、基準クロックの一周期の n 分の 1 ずつ位相が異なる n 個のシフトクロックを生成するように構成し、信号入力手段及び相関演算手段を、シフトクロック生成手段にて生成されるシフトクロックの数に対応して、夫々、 n 個設けるようにするとよい。

【 0 0 1 9 】

一方、入力信号に含まれるパルス列は、擬似ランダム雑音符号に基づき、基準クロックと同じ一定周期で生成されたものであることから、入力信号にノイズ等が重畳されていなければ、入力信号のレベルは、シフトクロック一周期分の時間単位で反転し、各信号入力手段からは、何れかの信号入力手段を起点として、同一の 2 値データが順に出力されて、各相関演算手段にて演算される相関値も、何れかの相関演算手段を起点として、順に同一の値に変化することになる。

【 0 0 2 0 】

しかし、上述した距離測定装置のように、入力信号が測定対象物から反射された電磁波を受信した信号であるような場合には、入力信号にノイズが重畳されることになる。そして、このように入力信号にノイズが重畳されると、各信号入力手段から各相関演算手段に入力される 2 値データがノイズの影響を受けてばらつき、相関演算手段による演算結果もばらついてしまうことになる。尚、この問題は、例えば、対象物との間の距離が長く、入力信号の信号レベルが小さい場合に、大きな問題となる。

【 0 0 2 1 】

そして、このように、各相関演算手段による演算結果にばらつきがあると、検出手段にてパルス列の入力時刻を正確に検出できず、時間測定精度（延いては距離測定精度）が低下する。

そこで、このような問題を防止するには、複数の相関演算手段の夫々を、請求項 3 に記載のように構成するとよい。

【0022】

即ち、請求項 3 に記載の時間測定装置において、各相関演算手段は、対応する信号入力手段が用いるシフトクロックとは位相が最も異なるシフトクロックにより動作する信号入力手段に対応した相関演算手段の演算結果と、自己の演算結果とを加算することにより演算結果を平均化する平均化手段を備え、この平均化手段にて平均化された演算結果を検出手段に出力する。

【0023】

この結果、各相関演算手段での演算結果は、他の相関演算手段での演算結果を用いて平均化され、検出手段に入力される演算結果が、入力信号に重畳されたノイズの影響を受けて変動するのを抑制できる。

尚、一定周期で変化する 2 つのクロックの位相差を最大にするには、その位相差を 180 度とすればよいことから、請求項 3 において、信号入力手段が用いるシフトクロックに対して位相が最も異なるシフトクロックとしては、信号入力手段が用いるシフトクロックに対して位相差が 180 度若しくは 180 度に最も近いシフトクロックとすればよい。

【0024】

また、請求項 3 において、平均化手段が平均化に用いる他の相関演算手段を上記のように設定するのは、特定の相関演算手段が入力信号に重畳されたノイズによる影響を受けた際に、そのノイズの影響を最も受けない相関演算手段は、特定の相関演算手段に対応するシフトクロックに対して位相が最も異なるシフトクロックに対応した相関演算手段であるためである。

【0025】

次に、本発明では、位相が異なる複数のシフトクロックで入力信号を取り込む複数の信号入力手段を設けることにより、各信号入力手段から各相関演算手段に入力される 2 値データのサンプリングタイミングを、各シフトクロックの位相差分だけずらし、このずれによって、データ列と擬似ランダム雑音符号との相関が最も大きくなる時刻を高い時間分解能で検出できるようにしているのであるが、

信号入力手段から2値データを受けて相関演算を行う相関演算手段は、各シフトクロックに同期して動作する必要はなく、各シフトクロックと周期が同じ共通の基準クロックで動作するようにしてもよい。

【0026】

つまり、各信号入力手段から出力される2値データを、各シフトクロックと周期が同じ共通の基準クロックでラッチし、これを各相関演算手段に入力して、各相関演算手段を共通の基準クロックで動作させるようにしても、各相関演算手段で得られる演算結果は同じである。

【0027】

また、各相関演算手段を共通クロックで同時に動作させれば、各相関演算手段から検出手段への演算結果の出力タイミングも同じになることから、検出手段の動作タイミングも共通の基準クロックに同期させればよいことになる。

従って、本発明の時間測定装置を実際に構成する際には、請求項4に記載のように、各信号入力手段が取り込んだ2値データを共通の基準クロックでサンプリングして各相関演算手段へ入力する信号同期手段を設け、各相関演算手段及び検出手段が、その共通の基準クロックで動作するように構成してもよい。

【0028】

そして、このようにすれば、各相関演算手段に、対応する信号入力手段と同じシフトクロックを供給する必要がないので、時間測定装置をプリント基板等実際に組み付ける際の配線を少なくして、装置の小型化を図ることができる。

一方、検出手段としては、複数の相関演算手段の演算結果から、データ列と擬似ランダム雑音符号との相関が最大となったピーク時刻を、パルス列の入力時刻時刻として検出するようにしてもよいが、実際にピーク時刻を検出するには、各相関演算手段の演算結果を時系列データとして複数サンプリングし、その中から相関値が最大となるタイミングを検出しなければならないことから、検出タイミングが遅れることになる。

【0029】

このため、本発明の時間測定装置を実際に車両に搭載して、先行車両との距離を測定したり、障害物を検出するのに使用する場合には、時間をより早く検出で

きるようにするために、検出手段を、請求項 5 に記載のように構成するとよい。

即ち、請求項 5 に記載の時間測定装置において、検出手段は、各相関演算手段の演算結果のいずれかが予め設定されたしきい値を越えた時刻と、このしきい値を越えた演算結果を出力している相関演算手段に対応するシフトクロックの基準クロックからのずれに基づき、パルス列の入力時刻を検出する。

【0030】

このため、請求項 5 に記載の装置においては、各相関演算手段の演算結果の何れかがしきい値を越えたタイミング（換言すれば上記ピーク時刻）で、パルス列の入力時刻を速やかに検出することができるようになり、その検出タイミングが遅れるのを防止できる。

【0031】

尚、このようにした場合、各相関演算手段の演算結果の内、複数の演算結果が同時にしきい値を越えることがあるので、請求項 5 に記載の時間測定装置は、更に、請求項 6 に記載のように、検出手段にてパルス列の入力時刻が複数同時に検出された際に、複数の入力時刻の内の最も早い入力時刻を選択する選択手段を設けるようにするとよい。

【0032】

つまり、このようにすれば、検出手段にて同じ動作タイミングで検出された複数の入力時刻の内、最も早い入力時刻がパルス列の入力時刻とされるので、当該時間測定装置を車両の距離測定装置に適用した際の安全性を向上することができる。

【0033】

一方、請求項 7 に記載の発明は、基準クロックに同期して所定ビット長の疑似ランダム雑音符号に対応したパルス列を発生するパルス列発生手段と、パルス発生手段が発生したパルス列にて変調した電磁波を送信する送信手段と、送信手段が送信した電磁波が測定対象物に当たって反射してくる反射波を受信し、パルス列を復元する受信手段と、受信手段にて復元されたパルス列とパルス列発生手段がパルス列の発生に用いた疑似ランダム雑音符号とに基づき、送信手段が電磁波の送信を開始してから反射波を受信するまでの時間を測定する時間測定手段と、

この時間測定手段にて測定された時間に基づき測定対象物までの距離を演算する距離演算手段とを備えたスペクトラム拡散方式（SS方式）の距離測定装置に関するものである。

【0034】

そして、この距離測定装置においては、時間測定手段として、上述した請求項1～請求項6いずれか記載の時間測定装置を用いることから、距離測定に用いる基準クロックの周波数を高くすることなく、測距用電磁波の送受信に要した時間（延いては、測定対象物までの距離）を、高分解能で測定できることになる。

【0035】

よって、この距離測定装置によれば、自動車等の移動体に搭載して、測距の精度・速度が要求される障害物検出或いは前方車両に対する自動追尾用のレーダ装置として利用すれば、優れた効果を発揮できる。つまり、本発明（請求項1～請求項6）の時間測定装置は、測定可能な時間分解能を高くするために、基準クロックの周波数を高くする必要がないので、請求項7に記載の距離測定装置によれば、装置の大型化を招くことなく、高分解能で距離測定が可能な距離測定装置を実現でき、小型化が要求される車載用のレーダ装置に適した距離測定装置となり得るのである。

【0036】

ところで、このように、本発明（請求項1～請求項6）の時間測定装置を距離測定装置に適用する場合、距離演算手段としては、距離測定一回当たりにパルス列発生手段から1回だけパルス列を発生させ、そのパルス列にて変調した電磁波が測定対象物に当たって反射してくるまでの時間を時間測定装置にて測定することにより、測定対象物までの距離を測定するようにしてもよいが、より好ましくは、請求項8に記載のように構成するとよい。

【0037】

即ち、請求項8に記載の距離測定装置において、距離演算手段は、距離測定一回当たりにパルス列発生手段から複数回パルス列を発生させ、そのパルス列の発生に伴い時間測定手段にて測定される複数の時間データを順次取り込み、その取り込んだ複数の時間データの平均値から、測定対象物までの距離を演算する。

【0038】

このため、請求項8に記載の距離測定装置によれば、パルス列発生手段からパルス列を1回発生させることにより測定した時間（距離）がノイズ等の影響を受けて真値からずれたとしても、複数回の測定結果を平均化することにより、時間（距離）の測定精度を高くすることができ、しかも、測定結果の分解能は、平均化により更に高められるので、測定対象物までの距離をより高精度に測定することができるようになる。

【0039】

尚、距離測定装置を請求項8に記載のように構成した場合、時間測定装置による測定結果が他の測定結果から大きくずれていれば、その測定結果は、ノイズの影響を受けていると考えられることから、より好ましくは、距離演算手段を、請求項9に記載のように構成するとよい。

【0040】

つまり、請求項9に記載の距離測定装置において、距離演算手段は、時間測定手段から取り込んだ複数の時間データの中から、複数の時間データの中心から大きく外れた所定範囲外の時間データを排除して、時間データの平均値を算出する。

【0041】

このため、請求項9に記載の距離測定装置によれば、電磁波が測定対象物に当たって反射してくるのに要する時間を、より高精度に測定できることになり、距離測定精度をより向上することが可能となる。

【0042】

【発明の実施の形態】

以下に本発明の実施形態を図面に基づき説明する。

図1は、本発明が適用された実施例のスペクトル拡散方式の距離測定装置全体の構成を表す構成図である。

【0043】

図1に示す如く、本実施例の距離測定装置は、例えば、自動車に搭載されて、前方を走行する他の車両までの距離を測定するためのものであり、所定周波数（

例えば 2 0 M H z) の基準クロック M C K を発生する基準クロック発生部 1 0 と、基準クロック M C K に同期して、所定ビット長の P N 符号 (例えば、M 系列符号からなる 3 1 ビット長の疑似ランダム符号) に応じたパルス列を発生するパルス発生部 1 2 と、パルス発生部 1 2 が発生したパルス列 (以下、発光パルスという) に応じて測距用の電磁波であるレーザ光を車両前方に向けて出射する発光部 1 4 とを備える。

【 0 0 4 4 】

尚、発光部 1 4 は、発光素子としてレーザダイオード L D を備え、このレーザダイオード L D への通電・非通電が、パルス発生部 1 2 からの出力 (発光パルス) を受ける駆動回路 1 5 によって切り換えられることにより、P N 符号に応じたレーザ光を出射する。

【 0 0 4 5 】

また、パルス発生部 1 2 には、基準クロック M C K に同期して、マイクロコンピュータ (以下、単に C P U という) 2 から P N 符号が入力され、パルス発生部 1 2 は、その P N 符号に従い P N 符号に対応した発光パルスを発生する。

一方、本実施例の距離測定装置には、発光部 1 4 から出射されたレーザ光が車両前方の測定対象物に当たって反射してくる反射光を受光する受光部 1 6 と、受光部 1 6 からの受光信号を増幅する増幅器 1 7 と、増幅器 1 7 により増幅された受光信号と予め設定された基準電圧 V_{ref} とを比較し、受光信号が基準電圧 V_{ref} よりも大きいときに H i g h レベルとなり、受光信号が基準電圧 V_{ref} 以下であるときに L o w レベルとなる受光パルス P B r を出力するコンパレータ 1 8 とが備えられている。

【 0 0 4 6 】

尚、受光部 1 6 は、電流検出用の抵抗等を介して電源ラインに逆バイアス状態で接続されたフォトダイオード P D を備え、フォトダイオード P D にレーザ光 (測定対象物からの反射光) が入射することにより流れた光電流を電圧値として検出する。

【 0 0 4 7 】

そして、本実施例では、パルス発生部 1 2 が請求項 7 に記載のパルス列発生手

段に相当し、パルス発生部 1 2 からの発光パルスを受けて測距用のレーザ光を出射するための駆動回路 1 5 及び発光部 1 4 が請求項 7 に記載の送信手段に相当し、出射したレーザ光の反射光を受光して受光パルス $P B_r$ を生成する受光部 1 6 , 増幅器 1 7 及びコンパレータ 1 8 が、請求項 7 に記載の受信手段に相当する。

【 0 0 4 8 】

次に、本実施例の距離測定装置には、基準クロック発生部 1 0 が発生する基準クロック MCK に基づき、基準クロック MCK に同期し、且つ、互いに位相が異なる 8 種類のクロック CK_a , CK_b , \dots CK_h (所謂 8 相シフトクロック) を生成するシフトクロック生成部 2 0 が備えられている。

【 0 0 4 9 】

このシフトクロック生成部 2 0 は、図 2 に示すように、各クロック $CK_a \sim CK_h$ の位相差が、夫々、基準クロック MCK の周期の $1/8$ となるように、各クロック $CK_a \sim CK_h$ を生成する。

即ち、シフトクロック生成部 2 0 において、クロック CK_a は基準クロック MCK と位相が一致し、クロック CK_b は基準クロック MCK に対して位相が 4 5 度遅れ、クロック CK_c は基準クロック MCK に対して位相が 9 0 度遅れ、クロック CK_d は基準クロック MCK に対して位相が 1 3 5 度遅れ、クロック CK_e は基準クロック MCK に対して位相が 1 8 0 度遅れ、クロック CK_f は基準クロック MCK に対して位相が 2 2 5 度遅れ、クロック CK_g は基準クロック MCK に対して位相が 2 7 0 度遅れ、クロック CK_h は基準クロック MCK に対して位相が 3 1 5 度遅れるように生成される。

【 0 0 5 0 】

ここで、本実施例において、シフトクロック生成部 2 0 を用いて 8 相シフトクロックを生成するのは、以下の理由による。

つまり、まず、SS 方式の距離測定装置では、通常、発光パルスを生成するのに用いた基準クロック MCK を用いて受光パルス $P B_r$ を順次サンプリングし、そのサンプリングにより得られた所定ビット長 (PN 符号と同じビット長) のデータと、発光パルスを生成するのに用いた PN 符号との相関値を演算し、その相関値が最大となる時刻を、反射光の受光時刻として検出することにより、発光部

14からのレーザ光の送信開始時刻から反射光の受光時刻までの時間を測定するようにされている。

【0051】

このため、従来装置では、レーザ光の送受信に要した測定対象時間を、基準クロックMCKの一周期を時間分解能として測定することになり、図2に示すように、真の測定対象時間に対する測定誤差が大きくなってしまう（図2の従来測定結果参照）。

【0052】

尚、図2は、基準クロックMCK（=CKa）のクロック周波数が20MHzの場合を表しており、基準クロックMCKを用いて得られる従来測定結果は、50nsec.、100nsec.、150nsec.、…となり、その時間分解能は、50nsec.となる。

【0053】

そこで、本実施例では、上記のようにシフトクロック生成部20を用いて8相シフトクロックCKa～CKhを生成することで、図2に示すように、測定対象時間を、上記各クロックCKa～CKhの位相差で決まる、従来の1/8の時間分解能（6.25nsec.）で測定できるようにするのである（図2の実施例測定結果参照）。

【0054】

そして、こうした高分解能の時間測定（延いては距離測定）を実現するために、シフトクロック生成部20で生成された8種類のクロックCKa～CKhは、夫々、受光パルスPB_rをラッチするラッチ部22に入力される。

ラッチ部22は、8個のD-フリップフロップ（以下、DFFと記載する）22a, 22b, …22hからなり、上記各クロックCKa～CKhは、これら8個のDFF22a～22hの動作クロックとして、各DFF22a～22hに夫々入力される。

【0055】

この結果、ラッチ部22において、各DFF22a～22hは、夫々、各クロックCKa～CKhの立上がりタイミングで受光パルスPB_rをラッチすること

になり、図 3 に示すように、ラッチ部 2 2 からは、受光パルス P B r の信号レベルを表す 8 種類の 2 値データ D 1 a, D 1 b, … D 1 h が夫々出力されることになる。尚、本実施例において、ラッチ部 2 2 を構成する 8 個の D F F 2 2 a ~ 2 2 h は、請求項 1 記載の信号入力手段に相当する。

【 0 0 5 6 】

次に、ラッチ部 2 2 から出力される 8 種類の 2 値データ D 1 a ~ D 1 h は、同期部 2 4 に入力される。同期部 2 4 は、ラッチ部 2 2 から出力される 8 種類の 2 値データ D 1 a ~ D 1 h を、夫々、8 個の D F F 2 4 a, 2 4 b, … 2 4 h を用いて、基準クロック M C K (= クロック C K a) の立上がりタイミングで同時にラッチすることにより、図 3 に示すように、基準クロック M C K に同期して変化する 2 値データ D 2 a, D 2 b, … D 2 h に変換するためのものであり、請求項 4 に記載の信号同期手段に相当する。

【 0 0 5 7 】

そして、この同期部 2 4 にて同期が取られた 8 種類の 2 値データ D 2 a ~ D 2 h は、夫々、8 個のバッファ 2 6 a, 2 6 b, … 2 6 h を介して、8 個の相関器 3 0 a, 3 0 b, … 3 0 h に入力される。

これら各相関器 3 0 a ~ 3 0 h は、対応するバッファ 2 6 a ~ 2 6 h から入力される 2 値データ D 2 a ~ D 2 h を、基準クロック M C K に同期して順次取り込み、その取り込んだ 2 値データ D 2 a ~ D 2 h の内、パルス発生部 1 2 が発光パルスを発生するのに使用する P N 符号のビット長に対応したデータ列分と、パルス発生部 1 2 が発光パルスを発生するのに実際に使用した P N 符号との相関値を演算するものであり、請求項 1 に記載の相関演算手段に相当する。

【 0 0 5 8 】

そして、これら各相関器 3 0 a ~ 3 0 h による演算結果は、夫々、8 個の 2 相加算部 4 0 a, 4 0 b, … 4 0 h に入力される。

2 相加算部 4 0 a ~ 4 0 h は、夫々、対応する相関器 3 0 a ~ 3 0 h による演算結果と、対応する D F F 2 2 a ~ 2 2 h の動作クロック C K a ~ C K h とは位相が最も異なる（換言すれば位相が 1 8 0 度異なる、すなわちクロック半周分遅れた）クロック C K e ~ C K h 及び C K a ~ C K d により動作する D F F 2 2 e

～22h及び22a～22dに対応した相関器30e～30h及び30a～30dの演算結果と、を互いに加算することにより、対応する相関器30a～30hによる演算結果の平均化を図り、各相関器30a～30hによる演算結果がノイズの影響を受けて大きく変動するのを防止するためのものであり、請求項2に記載の平均化手段に相当する。

【0059】

尚、本実施例において、2相加算部40a～40hを用いて各相関器30a～30hの演算結果を平均化するのは、以下の理由による。

即ち、本実施例の距離測定装置では、上記の通り、受光パルスPBrを8相シフトクロックCKa～CKhを用いて夫々ラッチすることにより、各相関器30a～30hに入力される2値データのラッチタイミング(DFF22a～22hのラッチタイミング)を、基準クロックMCKの周期の1/8の時間分だけ順次シフトさせ、これによって、受光パルスPBrのパルス列とPN符号との相関値が最大となる時刻を、基準クロックMCKの周期の1/8の時間を時間分解能として検出できるようにする。

【0060】

そして、図2に示すように、受光パルスPBrが発光パルスに完全に対応していれば、ラッチ部22から出力される2値データD1a～D1hは、反射光の受光開始タイミング以降に最初に立ち上がる特定クロック(図2では、クロックCKe)により動作するDFFからの出力(図2の場合DFF22eから出力される2値データD1eとなる)を起点として、同一の値に順次変化することになり、各相関器30a～30hでの演算結果も、その特定クロックに対応した相関器(図2の場合、相関器30e)を起点として、全て同一の値に変化することになる。

【0061】

しかし、実際には、受光部16にて光電変換される受光信号は、ノイズの影響を受けて変動することから、受光パルスPBrも、そのノイズの影響を受けて変動し、発光パルスに対応した綺麗な波形にならない。従って、ラッチ部22の各DFF22a～22hでラッチされる2値データD1a～D1hが、図2に示す

ように基準クロックMCKに同期して順に変化することは少なく、各相関器30a～30hによる演算結果も、ノイズの影響を受けてばらつくことになる。

【0062】

従って、各相関器30a～30hの演算結果をそのまま用いて、受光パルスPBrのパルス列とPN符号との相関が最大となる時刻を検出するようにすると、検出時刻に誤差が生じ、時間測定精度（換言すれば距離測定精度）が低下することが考えられる。

【0063】

ところで、受光信号に重畳されるノイズの幅は、通常、極めて短く、基準クロックMCKの一周期に渡って同一ノイズが重畳されることはない。そして、例えば、DFF22aの動作タイミング（換言すればクロックCKaの立上がりタイミング）とノイズのピークとが重なった場合、DFF22aは勿論のこと、その前後の動作タイミングで受光パルスPBrをラッチするDFF22h、DFF22bも、ノイズの影響を受けた誤った2値データをラッチすることが考えられ、ノイズの影響を最も受けないのは、クロックCKaとの位相差が最も大きい（換言すれば位相差180度の）クロックCKeにて動作するDFF22eとなる。

【0064】

そこで、本実施例では、8相シフトクロックCKa～CKhの内、位相差が互いに180度異なる2つのクロック（CKaとCKe、CKbとCKf、CKcとCKg、CKdとCKh）をペアとし、2相加算部40a～40hにて、これらペアとなるクロックに対応した相関器による演算結果（相関器30aと30eの演算結果、相関器30bと30fの演算結果、相関器30cと30gの演算結果、相関器30dと30hの演算結果）の和をとることにより、各相関器30a～30hの演算結果を平均化するようにしているのである。

【0065】

以下、相関器30a～30h及び2相加算部40a～40hの具体的例について図4を用いて説明する。

尚、図4は、基準クロックMCKと同じクロックCKaにて動作するDFF22aからの出力に基づき相関演算及び平均化を行う相関器30a及び2相加算部

4 0 a の構成を表している。

【0 0 6 6】

図 4 に示すように、相関器 3 0 a には、PN 符号のビット長に対応した n 個（例えば 3 1 個）のラッチ回路 3 2 a 1, 3 2 a 2, … 3 2 a n からなるシフトレジスタ 3 2 が備えられている。そして、各ラッチ回路 3 2 a 1 ~ 3 2 a n には、CPU 2 により、距離測定開始前に、PN 符号の各ビットの 2 値データが予めプリセットされ、各ラッチ回路 3 2 a 1 ~ 3 2 a n は、距離測定開始後に入力される基準クロック MCK に同期して、プリセットされた 2 値データを次段のラッチ回路へと順次シフトさせる。

【0 0 6 7】

尚、各ラッチ回路 3 2 a 1 ~ 3 2 a n は、閉ループを形成しており、最終段のラッチ回路 3 2 a n から出力される 2 値データ（初期値は最初に発光パルスが発生するのに用いられる 2 値データとなる）は、初段のラッチ回路 3 2 a 1 へと出力される。

【0 0 6 8】

また、相関器 3 0 a には、ラッチ回路 3 2 a 1 ~ 3 2 a n と同じ個数（ n 個）の排他的論理和回路（以下、EXOR という）3 4 a 1, 3 4 a 2, … 3 4 a n が備えられており、各 EXOR 2 4 a 1 ~ 3 4 a n の一方の入力端子には、シフトレジスタ 3 2 を構成する各ラッチ回路 3 2 a 1 ~ 3 2 a n への入力データが入力される。

【0 0 6 9】

具体的には、EXOR 3 4 a 1 には初段のラッチ回路 3 2 a 1 への入力（換言すれば最終段のラッチ回路 3 2 a n からの出力）が入力され、EXOR 3 4 a 2 には二段目のラッチ回路 3 2 a 2 への入力（換言すれば初段のラッチ回路 3 2 a 1 からの出力）が入力される、というように、各 EXOR 2 4 a 1 ~ 3 4 a n に、各ラッチ回路 3 2 a 1 ~ 3 2 a n への入力データが入力される。

【0 0 7 0】

一方、EXOR 3 4 a 1 ~ 3 4 a n の他方の入力端子には、同期部 2 4 を構成する DFF 2 4 a を介して、DFF 2 2 a にてクロック CK a の立上がりタイミ

ングでラッチされた2値データが入力される。

この結果、EXOR 34 a 1 ~ 34 a nからの出力は、DFF 22 a及び24 aを介して入力される受光パルスPBrの信号レベルを表す2値データと、シフトレジスタ32を構成する各ラッチ回路32 a 1 ~ 32 a nへの入力データとが一致しているときにLowレベルとなり、一致していなければHighレベルとなる。

【0071】

そして、このように変化する各EXOR 34 a 1 ~ 34 a nからの出力は、夫々、n個(31個)のアップダウンカウンタ(U/Dカウンタ)36 a 1, 36 a 2, ... 36 a nに入力される。各アップダウンカウンタ36 a 1 ~ 36 a nは、基準クロックMCKを受けて動作し、そのカウント値は、EXOR 34 a 1 ~ 34 a nの出力が連続的にLowレベルとなることにより増加する。

【0072】

従って、測定対象物からの反射光が受光部16にて受光され、その受光信号を2値化した受光パルスPBrがDFF 22 a, 24 aを介して相関器30 aに入力されると、31個のアップダウンカウンタ36 a 1 ~ 36 a nの内の一つがカウントアップされ続けることになり、このカウンタの位置から、反射光の受光時刻を特定できる。

【0073】

しかし、上述したように、受光信号にはノイズが重畳されることから、反射光の受光開始後、その受光時刻に対応したアップダウンカウンタだけがカウントアップされるとは限らず、他のアップダウンカウンタがカウントアップされることもあるし、受光時刻に対応したアップダウンカウンタがカウントダウンされることもある。

【0074】

そこで、2相加算部40 aでは、相関器30 aから出力されるn個(31個)のカウント値のノイズによる誤差を相殺するために、ペアとなる相関器30 eから出力されるn個のカウント値を取り込み、n個の加算器42 a 1, 42 a 2, ... 42 a nを用いて、相関器30 aから出力される各カウント値に、相関器30 eから取り込んだ各カウント値を夫々加算する。

【0075】

そして、2相加算部40aは、各加算器42a1～42anからの出力を、基準クロックMCKの立上がりタイミングで動作するn個の出力回路44a1, 44a2, …44anでラッチし、後段の検出処理部46へと出力する。

尚、図4は相関器30a及び2相加算部40aの構成を表しているが、他の相関器30b～30h及び2相加算部40b～40hも、相関器30a及び2相加算部40aと全く同様に構成されている。

【0076】

そして、2相加算部40aにおいて、各加算器42a1～42anは、相関器30aから出力される各カウント値に対して、クロックCKaとクロックCKeとの位相差（180度、換言すれば基準クロックMCKの周期の1/2の時間）分だけ遅れたタイミングでのカウント値を加算する。

【0077】

つまり、2相加算部40aにおいては、相関器30aの1番目のアップダウンカウンタ36a1から出力されるカウント値に対しては、相関器30eの1番目のアップダウンカウンタ36e1（図示せず）から出力されるカウント値が加算され、相関器30aのn番目のアップダウンカウンタ36anから出力されるカウント値に対しては、相関器30eのn番目のアップダウンカウンタ36en（図示せず）から出力されるカウント値が加算される。

【0078】

また、2相加算部40aのペアとなる2相加算部40e側では、相関器30aから出力されるn個のカウント値を取り込み、相関器30eから出力されるn個のカウント値に夫々加算するが、この加算時には、相関器30aから出力される各カウント値に対して、クロックCKeとクロックCKaとの位相差分だけ遅れたタイミングでのカウント値を加算する。

【0079】

つまり、2相加算部40eにおいては、相関器30eの1番目のアップダウンカウンタ36e1（図示せず）から出力されるカウント値に対しては、相関器30aの2番目のアップダウンカウンタ36e2から出力されるカウント値が加算

され、相関器 3 0 e の n 番目のアップダウンカウンタ 3 6 a n (図示せず) から出力されるカウント値に対しては、相関器 3 0 a の 1 番目のアップダウンカウンタ 3 6 a 1 から出力されるカウント値が加算される。

【0080】

また、上記以外の 2 相加算部 4 0 b ~ 4 0 d 及び 4 0 f ~ 4 0 h の内、基準クロック MCK の立上がりタイミングを基準とする一周期の前半部分で立ち上がるクロック CK b ~ CK d に対応した 2 相加算部 4 0 b ~ 4 0 d は、上記 2 相加算部 4 0 a と同様に動作し、基準クロック MCK の一周期の後半部分で立ち上がるクロック CK f ~ CK h に対応した 2 相加算部 4 0 b ~ 4 0 d は、上記 2 相加算部 4 0 e と同様に動作する。

【0081】

従って、本実施例において、ペアとなる相関器の演算結果を平均化する 2 つの 2 相加算部 (4 0 a と 4 0 e、4 0 b と 4 0 f、4 0 c と 4 0 g、4 0 d と 4 0 h) からの出力が一致することはない。

次に、上記各 2 相加算部 4 0 a ~ 4 0 h からの出力 (8 × n 個のカウント値) を受ける検出処理部 4 6 では、各 2 相加算部 4 0 a ~ 4 0 h から出力された n 個のカウント値の中から、所定のしきい値を最初に越えたカウント値を夫々検出し、そのカウント値に対応したアップダウンカウンタの位置 (換言すれば測定対象物からの反射光の受光時刻) を表すデータを、次段の近場優先処理部 4 7 に出力する。

【0082】

つまり、各 2 相加算部 4 0 a ~ 4 0 h から出力される n 個のカウント値は、夫々、各クロック CK a ~ CK h の立上がりタイミング毎にサンプリングした受光パルス P B r と P N 符号との相関を表す相関値であることから、検出処理部 4 6 では、何れかのカウント値がしきい値を越えたときに相関値が最大となったと判断して、そのカウント値を出力したアップダウンカウンタの位置 (換言すれば受光時刻) を表すデータを出力するのである。

【0083】

次に、検出処理部 4 6 からの出力を受ける近場優先処理部 4 7 は、検出処理部

4 6 から同時に複数のデータが出力された際に、それらの中から受光時刻が最も早くなるデータ（換言すれば、基準クロック MCK との位相差が最も小さいクロックに対応した相関器に対応するデータ）を選択し、測距結果出力部 4 8 に出力する。

【 0 0 8 4 】

つまり、本実施例では、同期部 2 4 を設けることにより、相関器 3 0 a ~ 3 0 h 及び 2 相加算部 4 0 a ~ 4 0 h を基準クロック MCK に同期した同タイミングで動作させることから、各 2 相加算部 4 0 a ~ 4 0 h から夫々出力されるカウント値が同時にしきい値を越え、検出処理部 4 6 から同時に複数のデータが出力されることがある。

【 0 0 8 5 】

そして、検出処理部 4 6 から出力されるデータは、各相関器 3 0 a ~ 3 0 h に設けられたアップダウンカウンタの内、カウント値がしきい値を越えたアップダウンカウンタの位置（換言すれば反射光の受光時刻）を特定するためのものであることから、検出処理部 4 6 から複数のデータが出力されると、反射光の受光時刻を特定することができなくなってしまう。

【 0 0 8 6 】

そこで、本実施例では、近場優先処理部 4 7 において、これら複数のデータの内、反射光の受光時刻が最も早くなるデータを選択して、測距結果出力部 4 8 に出力するようにしているのである。

尚、近場優先処理部 4 7 は、検出処理部 4 6 から一つのデータが出力された際には、これをそのまま測距結果出力部 4 8 に出力する。

【 0 0 8 7 】

そして、測距結果出力部 4 8 においては、近場優先処理部 4 7 からの入力データを、発光部 1 4 からのレーザ光の送信開始時刻から反射光の受光時刻までの時間を表す測距データに変換して、CPU 2 に出力する。

ここで、近場優先処理部 4 7 からの入力データは、相関器 3 0 a ~ 3 0 h に設けられた全てのアップダウンカウンタの内、カウント値が最も早くしきい値を越えたアップダウンカウンタの位置（換言すれば反射光の受光時刻）を表し、ラッ

チ部 2 2 から同期部 2 4 を介して各相関器 3 0 a ~ 3 0 h に入力される 2 値データのラッチタイミングは、8 相シフトクロックにより基準クロック MCK の周期の $1/8$ の時間分だけずれていることから、測距結果出力部 4 8 から CPU 2 に出力される測距データの時間分解能は、基準クロック MCK の周期の $1/8$ の時間となる。

【 0 0 8 8 】

従って、CPU 2 側では、測距結果出力部 4 8 から測距データを取り込むことにより、測定対象物までの距離を基準クロック MCK の周期で決まる分解能よりも高い分解能で測定することができるようになり、その測定結果に基づき、車両の駆動系や制動系を制御することにより自車両を前方車両に追従させる追従制御や、車両前方に存在する障害物を検出して警報を発生する障害物検出制御を良好に実行することが可能となる。

【 0 0 8 9 】

尚、本実施例において、検出処理部 4 6 は、本発明（請求項 1，請求項 4）の検出手段に相当し、近場優先処理部 4 7 は、請求項 6 に記載の選択手段に相当する。

一方、CPU 2 は、上述した時間測定用の計測回路により実現される時間測定手段としての機能を用いて実際に距離測定を行う際には、発光部 1 4 からのレーザー光を水平（若しくは水平及び垂直）方向に光走査し、車両前方の所定角度範囲内に存在する測定対象物（先行車両若しくは障害物）までの距離を測定する。また、CPU 2 は、レーザー光を光走査しているときに、各測距ポイント毎に複数回距離測定を行い、測定結果を平均化することで、距離測定精度を向上する。

【 0 0 9 0 】

そこで、次に、このように CPU 2 が各測距ポイント毎に行う距離測定処理について、図 5 に示すフローチャートに沿って説明する。尚、以下に説明する距離測定処理は、CPU 2 の動作によって、本発明（請求項 7 ~ 9）の距離演算手段としての機能を実現するものである。

【 0 0 9 1 】

図 5 に示すように、CPU 2 は、図示しない光走査制御処理によって発光部 1

4からのレーザ光の出射方向が予め設定された測距ポイントになると、まずS100（Sはステップを表す）にて、後述のカウンタi、j等、当該処理で用いる各種パラメータを初期化する初期化処理を実行し、続くS110にて、距離測定に用いるPN符号を生成し、これを各相関器30a～30hにプリセットすると共に、時間計測用の検出処理部46、近場優先処理部47、測距結果出力部48等を初期化する、計測回路初期設定処理を実行する。

【0092】

そして、その後は、S120にて、上記生成したPN符号を基準クロックMCKに同期してパルス発生部12に出力することで、発光部14からPN符号に対応したレーザ光を出射させる、光制御処理を起動し、続くS130にて、今回の測距ポイントでの測距回数をカウントするカウンタiをカウントアップする。

【0093】

次に、S140では、S120にて起動した光制御処理により発光部14からレーザ光が出射され、そのレーザ光の測定対象物からの反射光が受光部16で受光されることにより、上記測距結果出力部48から、レーザ光の出射後、反射光が受光される迄の時間を表す測距データが入力されたか否かを判断する。

【0094】

そして、測距データが入力されていない場合は、続くS150に移行して、S120にて光制御処理を起動した後（換言すれば今回測距を開始した後）、予め設定された測距設定時間が経過したか否かを判断し、測距設定時間が経過していなければ再度S140に移行する、といった手順で、測距結果出力部48から測距データが入力されるか、或いは、測距設定時間が経過するのを待つ。

【0095】

次に、S140にて、測距結果出力部48から測距データが入力されたと判断されると、S160にて、その入力された測距データをメモリ（RAM）に記憶し、続くS170にて、今回の測距動作で得られた測距データの数をカウントするカウンタjをカウントアップする。

【0096】

そして、このようにS170の処理が実行されるか、或いは、S150にて測

距設定時間が経過したと判断されると、S 1 8 0 にて、測距回数を表すカウンタ i の値が予め設定された上限値 i_{\max} に達したか否かを判断し、カウンタ i の値が上限値 i_{\max} に達していなければ ($i < i_{\max}$ の場合)、S 1 1 0 に移行して、上述した処理を再度実行する。

【0 0 9 7】

一方、S 1 8 0 にて、カウンタ i の値が上限値 i_{\max} に達していると判断されると、つまり、発光部 1 4 から P N 符号に対応したレーザ光を出射させてその反射光が受光される迄の時間を計測する時間計測動作（換言すれば測距動作）が、上限値 i_{\max} で定まる所定回数行われたと判断されると、続く S 1 9 0 に移行し、今度は、その測距動作で得られた複数 (j 個) の測距データの中に、距離演算に不適切な不良データが存在するか否かを判断する不良データ有無判定処理を実行する。

【0 0 9 8】

尚、この処理は、例えば、複数の測距データ（時間）の中心（平均時間）から所定時間以上離れた時間を表す測距データを検索し、その測距データを、不良データとして設定する、といった手順で実行される。つまり、同じ測距ポイントで時間測定を行っても、各測距データは外乱（ノイズ）等によってばらつくことから、ここでは、測距データの中心から大きく外れた測距データを、外乱の影響を受けた不良データとして設定するのである。

【0 0 9 9】

そして、続く S 2 0 0 では、上記 S 1 9 0 の処理により不良データとして設定された測距データがあるか否かを判断し、不良データがなければ、そのまま S 2 2 0 に移行し、逆に、不良データがあれば、続く S 2 1 0 にて、メモリに格納された測距データの中から、その不良データを削除すると共に、測距データの数を表すカウンタ j から削除した不良データの数を減じることで、カウンタ j の値を更新した後、S 2 2 0 に移行する。

【0 1 0 0】

次に、S 2 2 0 では、今回の測距動作でメモリに格納した全測距データを読み出し、これら和をカウンタ j の値で割ることにより、測距データの平均値（平均

時間)を算出する。そして、最後に、S 2 3 0にて、この測距データの平均値(平均時間)から、今回の測距ポイントでの測定対象物までの距離を演算し、これをメモリに記憶した後、当該処理を終了する。

【0 1 0 1】

尚、今回の測距動作でメモリに格納された測距データがない場合(つまり今回の測距ポイントでは、測定対象物がない場合)には、S 2 2 0では、測距データ無しを表すフラグをセットし、S 2 3 0では、そのフラグから測距データ無しを判断して、測定対象物無しを表すデータをメモリに記憶する。

【0 1 0 2】

また、上述した距離測定処理は、各測距ポイント毎に実行されるものであるため、レーザ光の光走査中、CPU 2において、繰り返し実行されることになる。

以上説明したように、本実施例の距離測定装置においては、ラッチ部 2 2 を構成する 8 個の D F F 2 2 a ~ 2 2 h に対して、シフトクロック生成部 2 0 で生成した 8 相シフトクロック C K a ~ C K h を夫々入力することにより、受光パルス P B r を、夫々、基準クロック M C K の周期の $1/8$ の時間間隔で順次ラッチし、そのラッチした受光パルス P B r のパルス列と、P N 符号との相関値を、各 D F F 2 2 a ~ 2 2 h に対応した 8 個の相関器 3 0 a ~ 3 0 h で求め、これら各相関器 3 0 a ~ 3 0 h で求められた相関値が最初にしきい値を越えた時刻を、測定対象物からの反射光を受光した時刻として、車両-測定対象物間でレーザ光が往復するのに要した時間を測定するようにされている。

【0 1 0 3】

このため、本実施例によれば、この測距用の時間を、基準クロック M C K の周波数を高くすることなく、基準クロック M C K の周期の $1/8$ の時間分解能で測定ことになり、延いては、測定対象物までの距離測定を高精度に実行できる。

また、このように、本実施例によれば、測定可能な時間分解能を高くするために、基準クロック M C K の周波数を高くする必要がなく、時間計測用の各回路は、基準クロック M C K と同じ周期で動作させればよいため、計測用回路を構成する回路素子を高速動作可能なものにする必要がない。よって、本実施例によれば、相関器等、時間計測用の回路の数は多くなるものの、各回路を安価に実現でき

ることから、装置全体のコストアップを招くことなく、測定可能な時間分解能を高くすることができる。

【0104】

また、特に、本実施例では、ラッチ部22のDFF22a～22hでラッチされた2値データを相関器30a～30hにそのまま入力するのではなく、これら各2値データを、同期部24を構成するDFF24a～24hを用いて、基準クロックMCKに同期して再度ラッチし、そのラッチした2値データを、対応する相関器30a～30hに入力することで、相関器30a～30h及び相関器30a～30hよりも後段の処理回路（2相加算部40a～40h、検出処理部46、近場優先処理部47、測距結果出力部48）を、全て、共通の基準クロックMCKで動作させることができるようにしている。

【0105】

このため、8相シフトクロックCKa～CKhは、ラッチ部22を構成するDFF22a～22hに入力するだけでよく、これら各クロックCKa～CKhを他の処理回路に伝送する必要がない。よって、本実施例によれば、時間計測用の回路をプリント基板に組み付けるための配線パターン設計を容易に行うことができ、しかも、配線パターンを簡単にすることができるので、プリント基板に基板面積の大きなものをする必要がなく、装置の大型化を防止できる。

【0106】

また更に、本実施例では、各相関器30a～30hによる演算結果をそのまま用いて反射光の受光時刻を特定するのではなく、2相加算部40a～40hを用いて各相関器30a～30hの演算結果を2相加算し、2相加算後の各演算結果を用いて反射光の受光時刻を特定するようにしていることから、時間測定の際の耐ノイズ性を向上でき、受光信号のS/N（信号対雑音比）が悪い条件化でも、時間測定（延いては距離測定）を良好に実行できる。

【0107】

一方、CPU2は、各測距ポイントでの距離測定を行う際に、PN符号に対応したレーザ光を発光部14から出射させて、反射光が受光される迄の時間を測定する測距動作を、複数回行い、その測距動作により得られた複数の測距データの

平均値（平均時間）から、測定対象物までの距離を演算する。また、CPU 2は、複数の測距データの平均値を算出する際には、複数の測距データの中心から大きくずれた測距データを不良データとして削除する。このため、本実施例によれば、このCPU 2の動作によっても、耐ノイズ性を向上して、距離測定精度を高くすることができる。

【0108】

ここで、8相シフトクロックCKa~CKhを生成するシフトクロック生成部20としては、例えば、図6に示すように、アナログPLL50とシフトレジスタ56とを用いて構成することもできるし、例えば、図7に示すように、ゲート回路からなる多数（k個）の遅延ユニット80(1)~80(k)を縦続接続した遅延線を用いて構成することもできる。

【0109】

そこで、次に、これら2種類のシフトクロック生成部20の構成及びその動作について、図6、図7を用いて説明する。

図6に示すシフトクロック生成部20は、アナログPLL50にて基準クロックMCKの8倍の周波数の動作クロックを生成し、この動作クロックでシフトレジスタ56を駆動することにより、シフトレジスタ56から8相シフトクロックCKa~CKhを出力させるようにしたものである。

【0110】

即ち、アナログPLL50は、発振周波数を電圧制御可能な発振器（VCO）51と、VCO51からの出力を1/8分周する分周器52と、この分周器52からの出力（VCO51の発振周波数の1/8の周波数の信号）と、基準クロックMCKとを位相比較し、その位相差に応じた制御信号を発生する位相比較器53と、位相比較器53からの制御信号にフィルタ処理（積分処理）を施し、VCO51の発振周波数制御電圧として出力するループフィルタ54と、から構成されている。このため、VCO51の発振周波数は、基準クロックMCKの周波数の8倍に制御される。

【0111】

一方、シフトレジスタ56は、ループ状に接続された8個のラッチ回路56a

、56b、…56hから構成されている。各ラッチ回路56a～56hは、夫々、外部から2値データをプリセットできるようになっており、アナログPLL50のVCO51から出力される高周波信号（動作クロック）を受けて、ラッチした2値データを順次シフトさせる。

【0112】

また、各ラッチ回路56a～56hにプリセットされる2値データは、「00001111」となっており、ラッチ回路56a～56dには値0の2値データが、ラッチ回路56e～56hには値1の2値データが、夫々、プリセットされる。

【0113】

この結果、アナログPLL50からシフトクロック生成部20に動作クロックが入力されると、各ラッチ回路56a～56hからは、基準クロックMCKと周期が同じで、その周期の1/8だけ位相がずれた8相シフトクロックCKa～CKhが出力されることになる。

【0114】

尚、図6に示したシフトクロック生成部20において、ラッチ回路56aから出力されるクロックCKaを基準クロックMCKと同じ位相にするには、例えば、各ラッチ回路56a～56hへの2値データのプリセット後、アナログPLL50からシフトレジスタ56への動作クロックの入力開始タイミングを、基準クロックMCKの立上がりタイミングに基づき制御するようにすればよい。

【0115】

次に、図7に示したシフトクロック生成部20は、基準クロック発生部10が発生した基準クロックMCKを遅延線に入力することで、遅延線を構成する遅延ユニット80(1)～80(k)を用いて順に遅延させるようになっている。

また、これら各遅延ユニット80(1)～80(k)の出力側には、夫々、基準クロックMCKと位相がずれたクロックCKb～CKhを取り出すための7個のスイッチSWb(1)～SWb(k)、SWc(1)～SWc(k)、…SWh(1)～SWh(k)が接続されている。そして、これら各クロック取出用のスイッチ群SWb、SWc、…SWhには、デコーダ90b～90hが設けられている。

【0116】

デコーダ90b～90hは、各スイッチ群SWb～SWhを構成するk個のスイッチの中から、クロックCKb～CKhを取り出すスイッチSWb(?)～SWh(?)の位置を設定し、その設定したスイッチSWb(?)～SWh(?)をオンする駆動信号をデータ線Lb～Lhを介して各スイッチ群SWb～SWhに出力することにより、各スイッチSWb(?)～SWh(?)を選択的にオンさせ、これらのスイッチSWb(?)～SWh(?)を介して、基準クロックMCKの周期の $x/8$ ($x: 1, 2, \dots, 7$)の時間だけ基準クロックMCKを遅延させた7種類のシフトクロックCKb～CKhが取り出されるようにするためのものである。

【0117】

つまり、各デコーダ90b～90hには、各遅延ユニット80(1)～80(k)の遅延時間（詳しくは平均遅延時間）を時間分解能として、基準クロックMCKの一周期を数値化した周期データCDが入力され、各デコーダ90b～90hは、その周期データCDと、基準クロックMCKに対する各クロックCKb～CKhの遅延割合 $x/8$ ($x: 1, 2, \dots, 7$)を表す遅延データSDb, SDc, … SDhとを用いて、各クロックCKb～CKhの取り出しに用いるスイッチSWb(?)～SWh(?)の位置を演算し、そのスイッチSWb(?)～SWh(?)をオンさせる。

【0118】

例えば、基準クロックMCKの周期が遅延ユニット80の遅延時間の80倍であるとする、各デコーダ90b～90hには、値80を表す周期データCDが入力され、各デコーダ90b～90hは、予め設定された遅延データSDb～SDhを用いて、基準クロックMCKの遅延量（詳しくは遅延ユニット80の接続段数）を、「 $80/8$ 」, 「 $80 \times 2/8$ 」, … 「 $80 \times 7/8$ 」というように演算し、その演算結果10, 20, … 70に対応したスイッチSWb(10), SWc(20), … SWh(70)をオンする。

【0119】

この結果、各スイッチ群SWb～SWhからは、基準クロックMCKを夫々基準クロックMCKの周期の $1/8$ の時間で順次遅延させた7種類のクロックCK

b ~ C K h が選択的に出力されることになる。

尚、遅延ユニット 8 0 としては、インバータ 2 段で構成してもよく、或いは他のゲート回路（AND ゲート、NAND ゲート）等を用いて構成してもよい。また、上記数値「8 0」は説明を簡単にするために例示したものであり、実際の値とは異なる。例えば、遅延ユニット 8 0 の遅延時間が 1 nsec. であり、基準クロック MCK の周波数が 2 0 M H z であるとすれば、基準クロック MCK の一周期は 5 0 nsec. となるので、周期データ C D は、値 5 0 を表すデータとなる。

【 0 1 2 0 】

また、図 7 に示すシフトクロック生成部 2 0 には、基準クロック発生部 1 0 から入力された基準クロック MCK と、各スイッチ群 S W b ~ S W h から選択的に出力される 7 種類のクロック C K b ~ C K h とを夫々駆動能力向上するためのバッファ 9 2 a, 9 2 b, … 9 2 h が設けられている。そして、基準クロック MCK 及び 7 種類のクロック C K b ~ C K h は、各バッファ 9 2 a ~ 9 2 h にて駆動能力向上された後、8 相シフトクロック C K a ~ C K h として、外部に出力される。

【 0 1 2 1 】

このように、シフトクロック生成部 2 0 は、多数の遅延ユニット 8 0 からなる遅延線を用いて構成しても、所望の位相差を有する 8 相シフトクロック C K a ~ C K h を生成することができる。

そして、図 7 のシフトクロック生成部 2 0 によれば、各デコーダ 9 0 b ~ 9 0 h に入力する周期データ C D を生成する必要はあるものの、図 6 に示したシフトクロック生成部 2 0 のように、シフトクロックを生成するために、アナログ P L L 5 0 を用いて基準クロック MCK を逡倍した高周波信号（動作クロック）を生成する必要がないので、回路構成を簡単にすることができ、しかも、V C O 5 1 を動作させることにより、不要な高周波ノイズが発生することもないので、時間（距離）測定の信頼性を向上することもできる。

【 0 1 2 2 】

ところで、図 7 に示したシフトクロック生成部 2 0 において、各デコーダ 9 0 b ~ 9 0 h に入力する周期データ C D は、基準クロック MCK の周期を、シフト

クロック生成部 20 の遅延線を構成する遅延ユニット 80 の遅延時間を時間分解能として数値化したものであるため、この周期データ CD の生成回路としては、遅延線を構成する遅延ユニット 80 と同じ遅延素子を用いて基準クロック MCK の周期を数値化する時間 A/D 変換装置（例えば、前述の特開 2 0 0 0 - 1 2 4 7 2 6 号公報参照）を用いるようにすればよい。

【0123】

また、例えば、基準クロック発生部 10 を、図 7 に示すように、デジタル PLL にて構成すれば、基準クロック発生部 10 内で用いられる基準クロック生成用の制御データを、そのまま周期データ CD として、シフトクロック生成部 20 に入力すればよく、周期データ CD の生成回路を別途設ける必要がないため、装置構成をより簡単にすることができる。

【0124】

即ち、図 7 に示した基準クロック発生部 10 は、外部から入力される基準クロック MCK よりも低周波数のクロック（低周波クロック）PREF をデジタル処理にて通倍することにより基準クロック MCK を生成するものであり、シフトクロック生成部 20 の遅延線を構成する遅延ユニット 80 と同じ遅延ユニットをリング状に連結したリング遅延線（RGD）60 を備える。

【0125】

RGD 60 は、外部から入力された起動パルスをリング状に連結された遅延ユニットを介して周回させるものであり、各遅延ユニットからの出力は、次段の遅延ユニットだけでなく、時間 A/D 変換器（TAD）62 及びデジタル制御発振器（DCO）にも出力される。

【0126】

TAD 62 は、RGD 60 内でのパルスの周回回数をカウントするカウンタと、低周波クロック PREF の立上がりエッジ（又は立下がりエッジ）で RGD 60 内でのパルスの周回位置を検出するエンコーダとを備え、カウンタによるカウント値を上位ビットデータ、エンコーダにより得られた周回位置を下位ビットデータとする所定ビットのデジタルデータを出力する。

【0127】

つまり、TAD62は、RGD60を用いて、RGD60を構成する遅延ユニットの遅延時間を時間分解能とする低周波クロックPREFの立上がり時刻（又は立下がり時刻）を順次計時し、その時刻を表すデジタルデータ（時刻データ）を出力するのである。

【0128】

そして、このようにTAD62から順次出力される時刻データは、データ処理部66に入力され、データ処理部66では、その入力された時刻データの差から、低周波クロックPREFの周期を表す周期データが生成される。尚、この周期データの時間分解能は、RGD60を構成する遅延ユニット（延いては、シフトクロック生成部20内の遅延線を構成する遅延ユニット）の遅延時間となる。

【0129】

また、基準クロック発生部10には、低周波クロックPREFから基準クロックMCKを生成するのに必要な逓倍値データが予め記憶されたレジスタ68と、データ処理部66で求められた低周波クロックPREFの周期を表す周期データをレジスタ68に記憶された逓倍値データにて除算することにより、生成すべき基準クロックMCKの周期を算出する除算器70とが備えられており、この除算器70による除算結果（詳しくは除算結果の内の正数部）は、データラッチ回路72に出力される。

【0130】

そして、データラッチ回路72は、除算器70にて求められた基準クロックMCKの周期を制御データ（＝周期データCD）としてラッチし、これをDCO64に出力する。

DCO64は、TAD62と同様にRGD60内でのパルスの周回回数及び周回位置を監視することにより、データラッチ回路72から出力された制御データ（＝周期データCD）に対応した時間を、RGD60を構成する遅延ユニットの遅延時間を時間分解能として計時（カウント）し、時間計時1回当たりに1回の割でパルス信号を発生することにより、基準クロックMCKを生成する。

【0131】

尚、除算器70による除算結果の内、逓倍値データで割り切れなかった小数点

以下の値（小数部）は、周波数微調回路 7 4 に出力され、周波数微調回路 7 4 は、この小数部に対応した割合でデータラッチ回路 7 2 がラッチした制御データに値 1 を加えることで、基準クロック MCK の低周波クロック P R E F に対する微小な位相誤差が蓄積されて、大きな位相誤差になるのを防止する。

【 0 1 3 2 】

そして、このように R G D 6 0、T A D 6 2、D C O 6 4 等を用いて構成されたデジタル P L L については、特開平 7 - 1 8 3 8 0 0 号公報等の開示されており、従来より周知であるため、上記各部の詳細説明は省略する。

以上のように、図 7 に示した基準クロック発生部 1 0 では、データラッチ回路 7 2 から D C O 6 4 に出力される制御データが、基準クロック MCK の周期を遅延ユニット 8 0 の遅延時間を時間分解能として数値化した値となる。このため、基準クロック発生部 1 0 を図 7 に示したデジタル P L L にて構成した場合には、基準クロック発生部 1 0 内で生成された制御データを周期データ C D として、そのままシフトクロック生成部 2 0 に入力すればよいことになる。

【 0 1 3 3 】

以上、本発明の一実施例について説明したが、本発明は、上記実施例に限定されるものではなく、種々の態様を採ることができる。

例えば、上記実施例では、シフトクロック生成部 2 0 において、8 相シフトクロック C K a ~ C K h を生成し、ラッチ部 2 2 を構成する D F F 2 2 a ~ 2 2 h や相関器 3 0 a ~ 3 0 h は、このクロックの数に対応して、夫々、8 個設けるものとして説明したが、距離測定装置において、測定可能な時間分解能（延いては距離分解能）は、各シフトクロックの位相差で決まることから、測定可能な時間分解能（延いては距離分解能）をより高くするには、シフトクロック生成部 2 0 で生成するシフトクロックの数や、そのクロックに対応して設ける D F F 2 2 a ~ 2 2 h や相関器 3 0 a ~ 3 0 h の数を増やせばよい。また、シフトクロックの数を増やすと、D F F 2 2 a ~ 2 2 h や相関器 3 0 a ~ 3 0 h の数も増加するため、装置の小型化が要求される場合には、シフトクロックの数を減らしてもよい。

【 0 1 3 4 】

そして、このようにしても、1個の基準クロックで時間（距離）測定を行う場合に比べて、測定可能な時間（距離）分解能を高くすることができるので、本発明の効果を発揮することができる。

また、上記実施例のように、一つの測距ポイントで複数回測距動作を行い、その結果得られた測距データ（時間）を平均化するようにすれば、平均化により、測定可能な時間（距離）分解能を高くすることができるので、シフトクロックの数を減らして、距離測定一回当たりに行う測距動作（時間測定）の回数を増加するようにしてもよい。

【0135】

但し、先行車両や障害物を安全且つ確実に検出するのに必要な測距ポイントの数や、全測距ポイントで距離測定を行うのに要する時間は、距離測定装置が搭載される車両の大きさ、運動能力等によって決まり、一つの測距ポイントに割り当て可能な測定時間には、上限があるため、各測距ポイントで行う測距動作の回数は、この測定時間によって制限される。

【0136】

因みに、車両を先行車両に追従させる追従制御では、測距ポイント毎に割り当て可能な測定時間は、 $5\mu\text{sec.} \sim 50\mu\text{sec.}$ となることから、距離測定一回当たりに行う測距動作（時間測定）の回数としては、この測定時間と、1回の測距動作（時間測定）に要する時間とに基づき適宜設定すればよく、距離測定の精度を向上するには、測定時間内で完了し得る測距動作の最大回数を、設定すればよい。

【0137】

また、上記実施例では、本発明の時間測定装置を自動車用の距離測定装置に適用した場合について説明したが、本発明の時間測定装置は、距離測定装置以外の用途にも利用可能である。

例えば、センサにて測定対象物を検出した際に、センサ側送信機からスペクトラム拡散法で生成した検出信号（電波）を送信し、受信機側で、その検出信号を受信し、所定の測定開始時刻から検出信号の受信時刻までの時間を測定するようなシステム、或いは、センサ側送信機から送信されてくる検出信号の時間間隔を

受信機側で測定するようなシステムにおいて、受信機側に本発明の時間測定装置を設けるようにすれば、上記実施例と同様、測定対象となる時間を高分解能で測定できるようになる。

【図面の簡単な説明】

【図 1】 実施例の距離測定装置全体の構成を表す構成図である。

【図 2】 実施例の距離測定装置における時間測定動作を表す説明図である。

【図 3】 実施例のラッチ部及び同期部の動作を表すタイムチャートである。

【図 4】 実施例の相関器及び 2 相加算部の構成を表す構成図である。

【図 5】 実施例の CPU（マイクロコンピュータ）にて実行される距離測定処理を表すフローチャートである。

【図 6】 アナログ PLL を用いて構成されたシフトクロック生成部を表す構成図である。

【図 7】 デジタル処理回路にて構成されたシフトクロック生成部及び基準クロック発生部を表す構成図である。

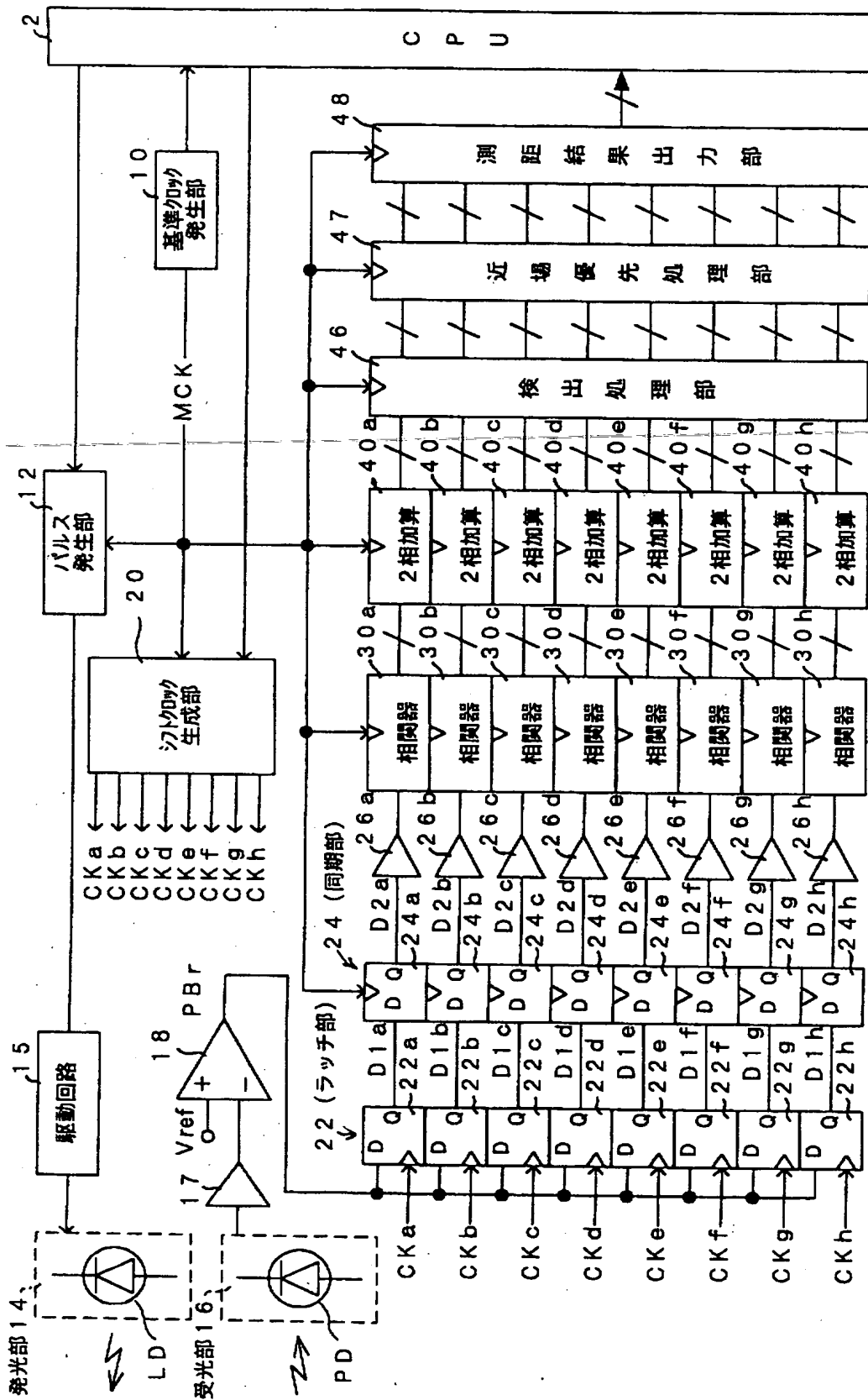
【符号の説明】

2…CPU（マイクロコンピュータ）、10…基準クロック発生部、12…パルス発生部、14…発光部、15…駆動回路、16…受光部、17…増幅器、18…コンパレータ、20…シフトクロック生成部、22…ラッチ部、24…同期部、26a～26h…バッファ、30a～30h…相関器、40a～40h…2相加算部、46…検出処理部、47…近場優先処理部、48…測距結果出力部。

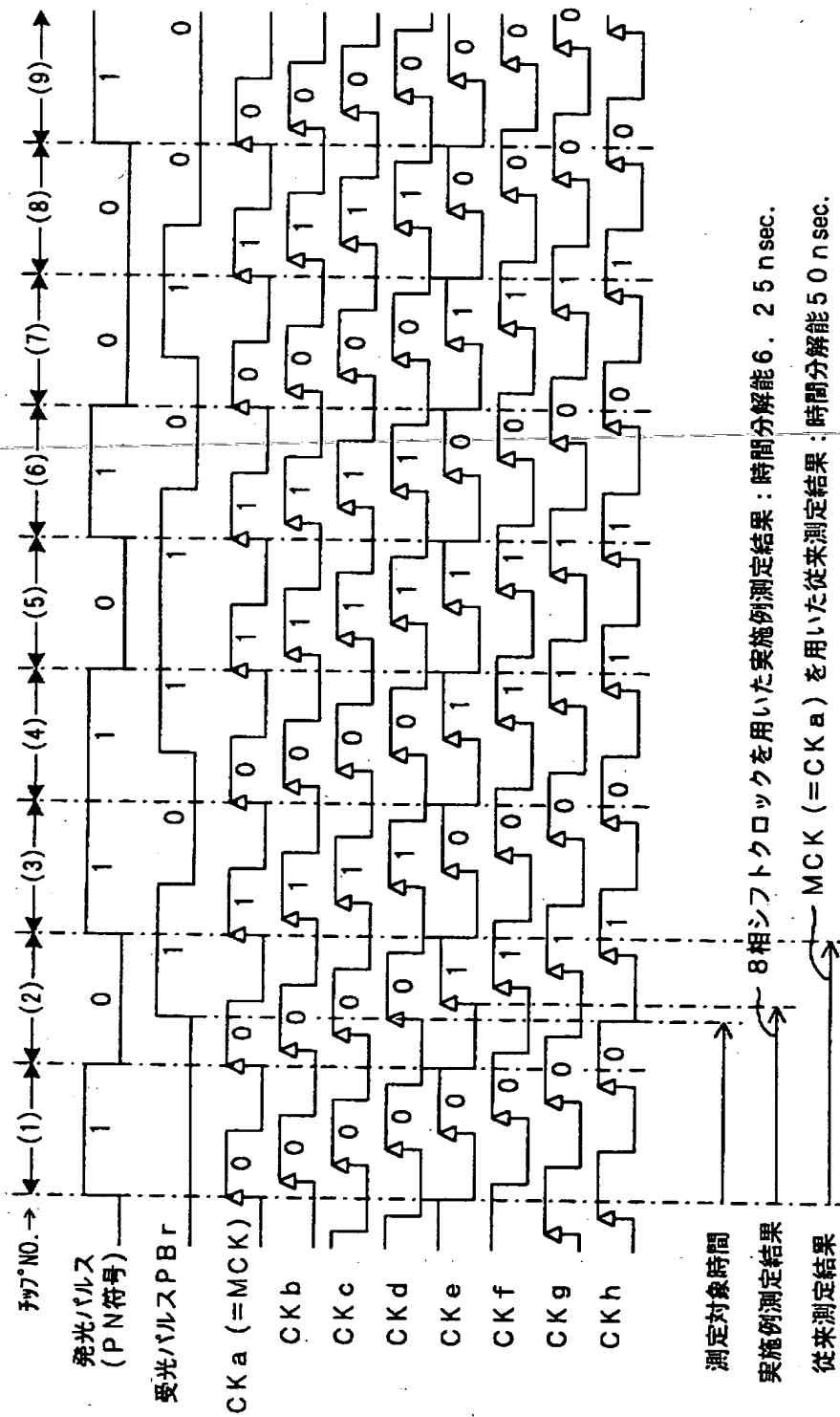
【書類名】

図面

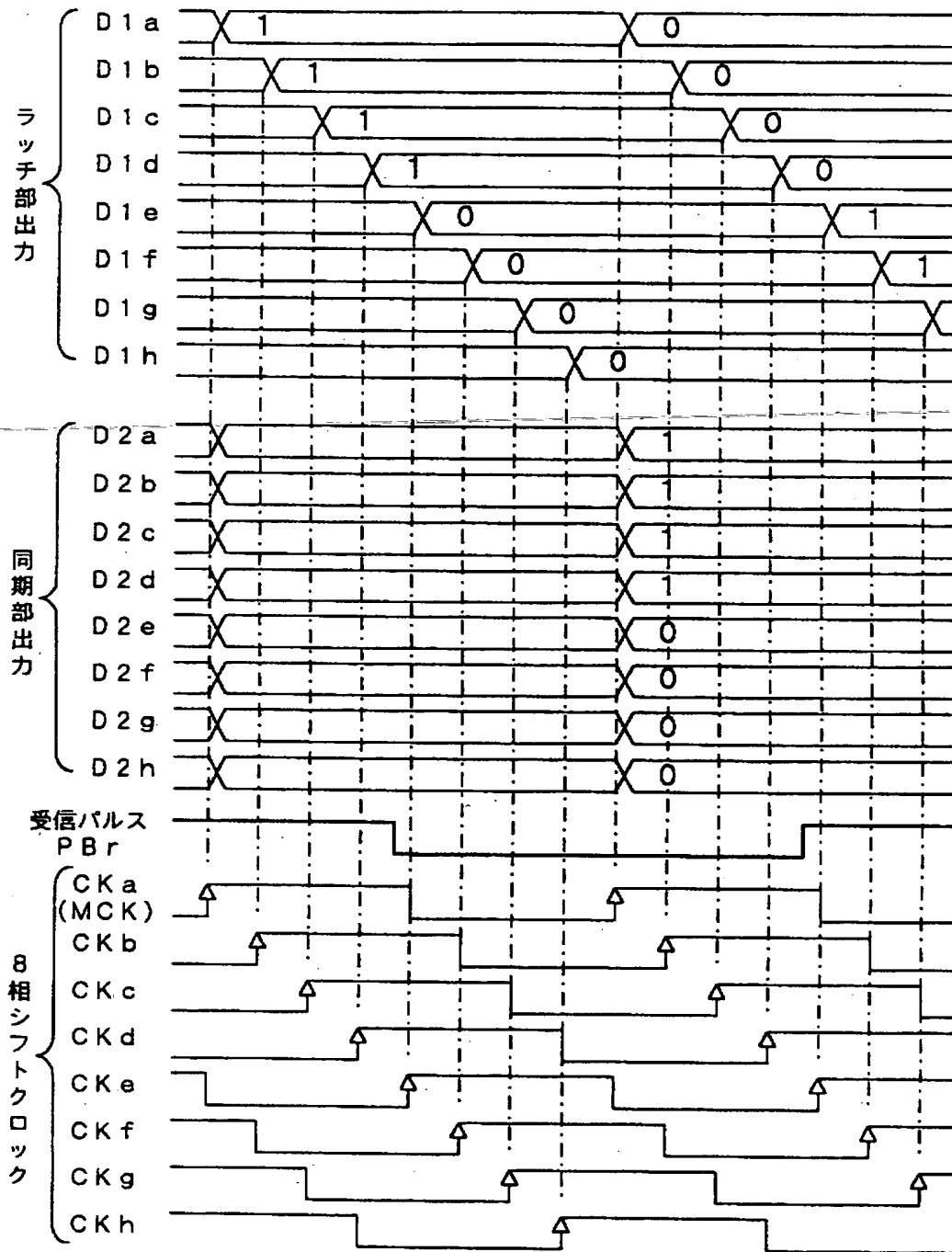
【図 1】



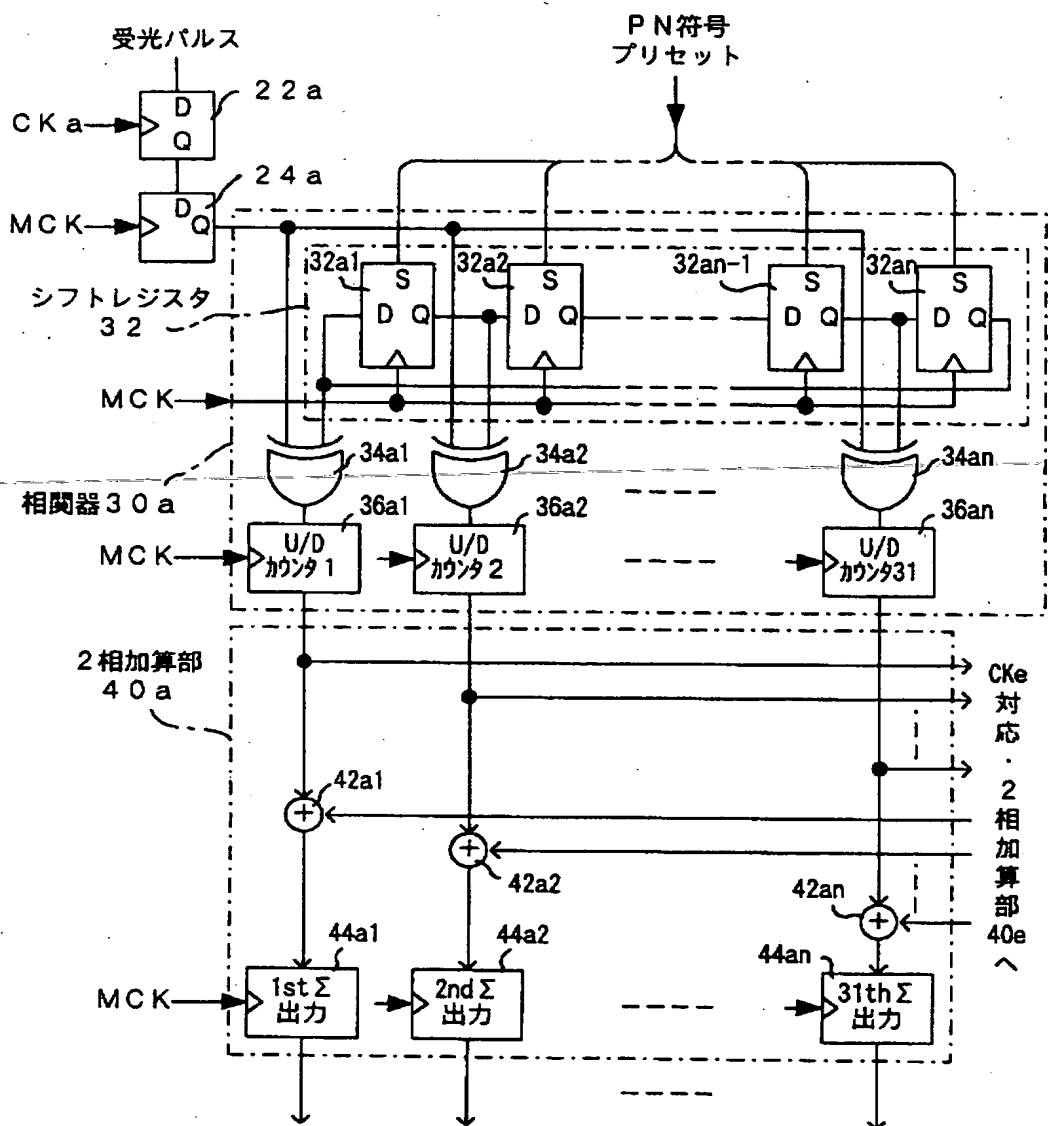
【図 2】



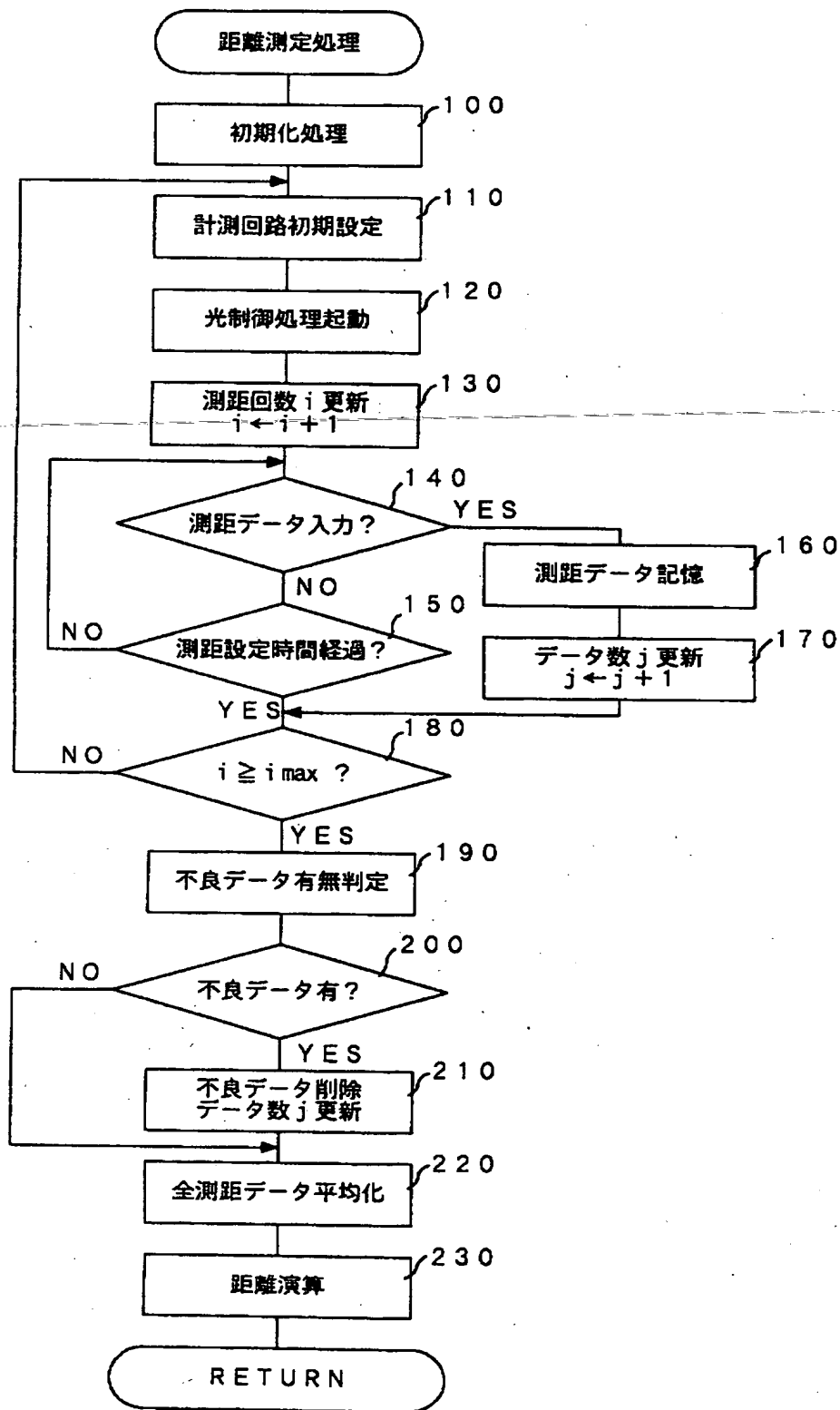
【図 3】



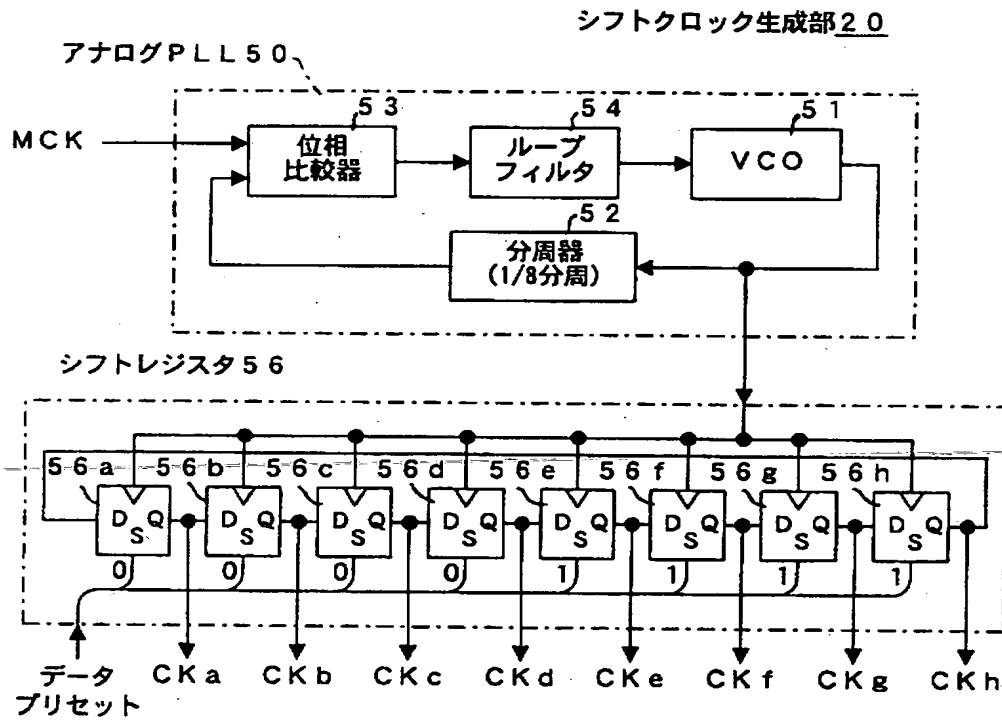
【図 4】



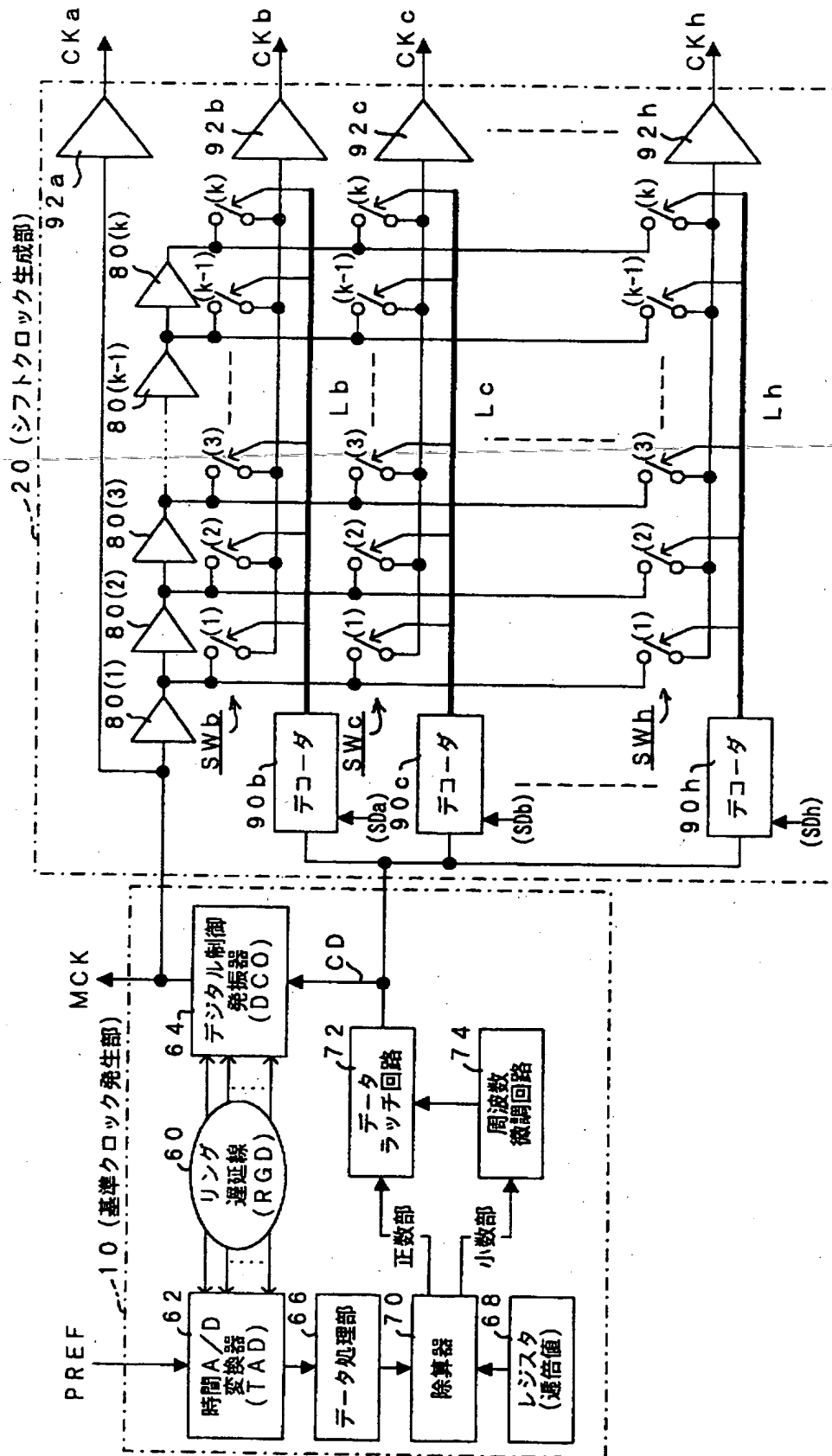
【図 5】



【図 6】



【図 7】



【書類名】 要約書

【要約】

【課題】 動作用のクロック周波数を高くすることなく、測定可能な時間分解能をその周波数で決まる時間（距離）分解能よりも高くすることのできる時間（距離）測定装置を提供する。

【解決手段】 スペクトラム拡散方式の距離測定装置において、PN符号に応じた測距用レーザ光を出射させるのに用いる基準クロックMCKと周期が同じ8相シフトクロックを生成するシフトクロック生成部20を設け、その生成された8相シフトクロックをラッチ部22に入力することで、対象物からの反射光の受光パルスPbrを各クロックに同期したタイミングで各々ラッチさせ、そのラッチした8種類の2値データを8個の相関器30に夫々入力して、受光パルス列とPN符号との相関値を演算させることで、測距用レーザ光が対象物との間で往復した時間を測定する。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000004260]

1. 変更年月日 1996年10月 8日
[変更理由] 名称変更
住 所 愛知県刈谷市昭和町1丁目1番地
氏 名 株式会社デンソー
